

Brief Discussion On The Surface Mount Technology Of Integrated Circuit Devices

Yi Feng Changshun Jiang

China Electronics Technology Group Corporation The 58th Research Institute, Wuxi, Jiangsu, 214035, China

Abstract

With the rapid advancement of microelectronics technology, especially the increasing functionality and broadening application scope of semiconductor integrated circuits, these devices have found widespread use across various electronic fields. To meet the diverse requirements of integrated circuit integration scales and functional pin counts, a variety of packaging forms for integrated circuit devices have emerged, which has also brought new challenges to the evolution of electronic surface mount technology (SMT). This article explores the application characteristics of various packaging forms of integrated circuit devices, addresses the current issues encountered during SMT, and highlights the requirements for welding processes and quality in board-level applications. The aim is to provide useful references for professionals and to facilitate better integration of integrated circuit devices into electronic equipment.

Keywords

Surface Mount Technology; Integrated Circuit Device; soldering

浅谈集成电路器件表面贴装技术

冯奕 蒋长顺

中国电子科技集团第五十八研究所, 中国·江苏·无锡 214035

摘要

随着微电子技术快速发展,特别是半导体集成电路功能越来越强,应用场景越来越广,在各电子领域获得了广泛的应用。根据集成电路集成规模和功能引脚数不同要求,为满足实际应用需求,集成电路器件各种封装形式应运而生,同时也促进了电子表面贴装技术改变带来新的挑战。本文介绍了各类封装形式的集成电路器件应用特点,器件在表面贴装技术中目前存在的各种问题,指出其在板级应用中焊接工艺和质量方面的要求,以期能为相关人员提供一些应用参考,促进集成电路器件在电子装备上更好地应用。

关键词

表面贴装技术; 集成电路器件; 焊接

1 引言

近年来,表面贴装技术提高了电子产品质量和性能,在军民各电子领域应用越来越广泛,极大地推动了现代电子产品飞速地发展。随着新型电子器件的不断涌现,对贴装后器件焊点可靠性要求越来越高,特别是大规模集成电路器件引脚数量多且密度大,板级组装焊接难度很大,对集成电路器件板级贴装技术提出了更高要求。

2 表面贴装技术

表面贴装技术是通过手工或贴装设备将表贴元件放置到 PCB 表面对应刷好锡膏的焊盘位置,再通过回流焊使元件的引脚焊端与 PCB 板的焊盘间形成电气互联的一种电子

组装技术。

表面贴装技术包括印刷锡膏、贴装元件、回流焊、清洗等工艺等。

印刷锡膏通过印刷网板将锡膏印到 PCB 贴装焊盘。每个焊盘上印刷锡膏覆盖应达到 75% 以上面积,且无锡膏桥连、拉尖等缺陷,以保证元器件与 PCB 可靠的电气和机械互联。

贴装元器件采用手工或设备将元器件放置到 PCB 板对应焊盘位置。装配元器件一类为无源元件贴装,如各种尺寸规格的片式电容、片式电阻、变压器、电感等;另一类为有源器件贴装,如 SOP, BGA 等封装的集成电路^[1]。

回流焊通过热风、红外、激光、汽相等各种加热方式使 PCB 板上的软焊料熔化,实现元器件焊端引脚与 PCB 板焊盘间电气互联。回流焊作为表面贴装技术的关键工序,应根据元器件焊接引脚表面镀层成分、选用的焊膏类型确定和设置温度曲线,焊接温度曲线的设置决定着焊接质量,若温

【作者简介】冯奕(1984-),女,中国四川内江人,高级工,从事航空航天电子装联工艺及调试研究。

度曲线设置不匹配,会造成焊点空洞、焊球虚焊、焊球过度塌陷等焊接缺陷,造成焊接可靠性问题。

3 集成电路器件贴装

随着现代微电子技术的飞速发展,集成电路内部集成规模越来越大,需要接口引出端数量越来越多,集成电路器件的高效、可靠贴装难度增大。在现代电子装备制造中,控制好集成电路元器件的贴装质量至关重要,对表面贴装技术也提出了更高的要求。

3.1 QFP 器件贴装

用四边引脚扁平封装 (Quad Flat Packaging, QFP) 器件特点是引出端节距小,引脚细,如图 1,与通孔插装插针式封装器件相比,可显著提高了封装密度和板级组装空间利用率,在航空、航天电子领域组装空间紧张场景被广泛地采用。

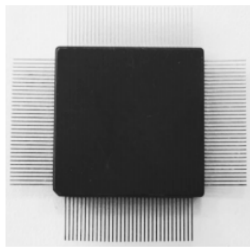


图 1 QFP 器件外形

根据 QJ 165C-2021《航天电子电气产品安装通用技术要求》的规定,为确保产品长期可靠性,镀金引线不允许直接焊接,镀金引线表面金层应进行除金处理。对引脚镀金的 QFP 封装集成电路器件,镀金引脚进行除金处理后方可焊接。根据特定的使用环境和质量标准,可采用手工或锡锅法等搪锡除金法,实现引脚除金。

QFP 集成电路器件在筛选、考核、包装、运输等过程中可能碰歪器件外引脚, GJB 3243《电子元器件表面安装要求》标准中规定,表贴器件引出端的共面度应不超过 0.1mm,引线歪斜度应不超过 0.08mm。因此 QFP 器件在贴装前应检查引脚共面度和歪斜度,必要时,对器件引脚进行校正处理来满足焊接要求^[2]。

在影响 QFP 焊点质量的诸多因素中,锡膏量对焊点的最终形貌和质量有着最直接的影响。锡膏量一般由设计的锡膏印刷钢网模板开口和厚度尺寸决定,在实际贴装过程中对钢网模板开口和厚度尺寸做好优化设计,做好锡膏量控制,以保证焊接焊点质量。

当 QFP 器件在工作中承受较大的振动时,常出现引脚断裂现象,对贴装后的大尺寸 QFP 器件有必要采取加固措施,选择其热膨胀系数与元器件匹配加固胶,采用四角点胶、器件底部点胶及器件引脚点胶等加固方式。图 2 为选择四角点胶的方式进行加固,可有效提升 QFP 器件抗振可靠性。

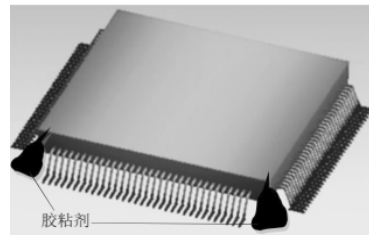


图 2 QFP 器件四角点胶加固示意图

3.2 QFN 器件贴装

方形扁平无引脚封装 (Quad Flat No Lead Package, QFN) 器件具有外形尺寸小、重量轻、散热和电性能好等特点,可满足需要小型化和轻量化的电子产品应用需求, QFN 器件外形如图 3。



图 3 QFN 器件外形

QFN 器件引脚分布在底面平面上,将锡膏印刷在 PCB 板引脚焊盘上,通过回流焊与 PCB 板对应焊盘实现“面一面”连接。

QFN 器件的底部有一个较大面积热沉金属焊盘,其中的焊膏印刷量对于四周信号引脚焊盘的焊点高度有着至关重要的影响。若焊膏印刷量过多,则使得四周引脚焊盘无法与锡膏完全接触,从而导致焊接开路;反之,若锡膏印刷量过少,则会使得器件四周引脚焊盘锡膏出现过度塌陷,从而形成焊盘桥接现象。特别是超间距焊盘的 QFN 器件,需精确控制焊膏印刷量,避免导致器件焊盘间桥接缺陷^[3]。

因 QFN 底面焊盘与 PCB 板之间的间隙较小,回流焊接时,位于器件底部金属散热焊盘处的溶剂很难完全挥发,从而导致被包裹在焊料中,产生焊点空洞缺陷,如图 4。为确保焊接质量, QFN 底部散热焊盘焊点空洞率应低于整个焊接区域面积 50%。

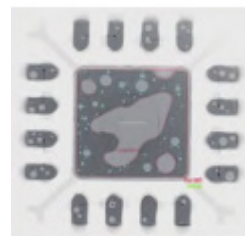


图 4 QFN 器件焊接空洞

为了保证产品的焊接质量, QJ 165B《航天电子电气产品安装通用技术要求》规定, QFN 侧面焊点必须 100% 覆

盖锡膏,焊料爬升高度至少达到侧面金属化高度的0.25%,但实际焊接工艺过程中往往发生侧面焊点爬锡高度不足的缺陷,对器件进行预上锡处理,能够改善焊端表面的反润湿性,有效提高焊接质量。

3.3 LGA 器件贴装

栅格阵列(Land Grid Array, LGA)器件的外引脚焊盘分布于底部平面,如图5,器件焊点高度较小,具有优良的电性能,高抗振动和抗跌落等优点,LGA器件在军用电子装备中得到了广泛的应用。

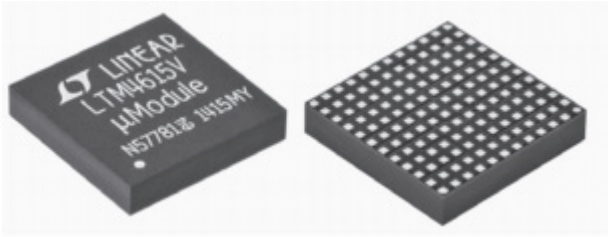


图5 LGA 器件外形

LGA器件焊接一般采用预刷锡工艺,先在PCB板焊盘上印刷预置锡膏,然后进行回流焊实现LGA焊盘与PCB间的焊接。LGA器件焊接技术需要解决两大难点:首先,若器件焊接面平整度差,或印刷焊膏的一致性不够,在锡膏熔化过程中,焊点无法实现自我修正,从而使得焊膏无法均匀铺展,导致器件发生偏移;其次,由于器件底面与PCB板之间的间隙较小,可能无法有效完全排出在回流焊过程中助焊剂挥发产生的气体,从而在焊料中形成大量的空洞,这些空洞严重影响焊接质量,降低焊点的强度,从而降低焊接的可靠性。

LGA器件焊接后常见的缺陷之一是锡珠。焊接过程中的锡膏飞溅,或者回流过程中快速排出水汽,都将导致焊接锡珠缺陷。焊接时适当加大印刷钢网厚度,增加锡膏量,设置合理的回流曲线,可以有效消除锡珠缺陷。

3.4 BGA 器件贴装

球栅阵列封装(Ball Grid Array, BGA)器件作为一种引出端为面阵列的表贴器件,通过器件底部的高温或低温焊球实现与PCB板的互联,具有较高输入输出互连密度,良好的电性能和热性能,在高可靠电子设备中被广泛应用。

BGA器件在贴装前需检查是否存在焊球表面受损缺陷,当BGA器件先植球,然后进行筛选、考核等,在此过程中工装若与焊球尺寸不匹配,操作不规范会导致焊球表面受损。此受损的焊球在贴装后会导致焊点空洞,影响焊点的长期可靠性。

BGA器件贴装工艺较为复杂,任何一个环节出现疏漏,都可能造成焊接质量问题。BGA器件的焊接质量应符合GJB 4907《球栅阵列封装器件组装通用要求》标准中的要求,焊球与相邻焊球距离应不小于最小电气间隙,焊点空洞不应

超过焊点体积的15%,焊点不应存在焊球桥接、缺球、不润湿、冷焊等缺陷。焊接后目测焊点较为困难,若出现焊接质量问题,对器件底部失效焊点的失效分析难度较大。

3.5 CCGA 器件贴装

陶瓷柱栅阵列(Ceramic Column Grid Array, CCGA)器件采用锡铅焊柱实现与PCB板互联,如图6,陶瓷基板与PCB板间的热失配可通过焊柱得到有效缓解,从而提高焊点的可靠性,因此航空电子、宇航产品等需要可靠性的领域得到了广泛的应用。

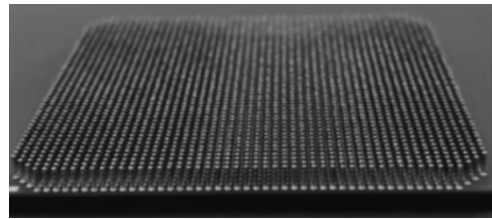


图6 CCGA 器件外形

CCGA器件焊接前需进行引脚预处理。器件在贴装前经过多次筛选和检测,操作过程中不可避免造成CCGA器件引脚歪斜,贴装前需将歪斜的焊柱校正回位。CCGA器件引脚高铅焊柱暴露在空气中易氧化,焊前应对氧化的引脚端面打磨,去除引脚端部氧化层,若直接焊接,会造成虚焊或冷焊等质量问题。

CCGA器件焊柱的平面度和位置度影响焊接质量。如果焊柱位置度不好,器件贴装后,部分焊柱超出焊盘周界,甚至于偏离焊盘,由于焊柱焊接“自动对准效应”较差,完成焊接后焊柱周围焊料包裹不足,将会影响焊点可靠性。若器件焊柱平面度较差,贴装后部分焊柱未完全接触锡膏,会影响焊点质量,若接触不到锡膏则会导致焊点开路缺陷。

CCGA封装一般应用在32mmX32mm尺寸以上器件,其抗振能力相对较弱,因此CCGA器件在实际应用时,为提高器件抗振能力,常常在器件四角采用环氧胶点胶加固防护。

4 结语

随着集成电路器件在电子领域越来越广泛的应用,并对微电子产品的性能和质量有着重要影响,本文指出集成电路器件在表面贴装技术中存在的问题及相关要求,提出一些解决措施,以促进集成电路器件更好地应用于军民电子设备。

参考文献

- [1] 王飞.微电子表面贴装关键技术与装备分析[J].现代工业经济和信
息化,2023,13(1):98-100.
- [2] 杨龙,醋强一,刘冰野,等.QFP封装元器件抗振性能分析及加固
[J].机械工程师,2021(8):3.
- [3] 江颖,丁晓杰,郭啸峰.不同锡膏量对QFP焊点热循环的可靠性分
析[J].电子工艺技术,2023(5):5.